

Rec'd PCT/PTO 04 FEB 2005

PCT/JP 2004/003181

日 本 国 特 許 庁
JAPAN PATENT OFFICE

11. 3. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 3 月 1 1 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 0 6 4 9 0 0
[ST. 10/C]: [J P 2 0 0 3 - 0 6 4 9 0 0]

出 願 人
Applicant(s): 日 本 電 信 電 話 株 式 会 社

REC'D 29 APR 2004

WIPO

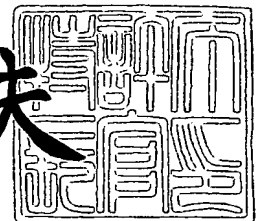
PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 4 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 NTTH146975

【提出日】 平成15年 3月11日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/01
G05D 25/00

【発明者】

【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

【氏名】 都築 健

【発明者】

【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

【氏名】 伊藤 猛

【発明者】

【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

【氏名】 伊賀 龍三

【特許出願人】

【識別番号】 000004226

【氏名又は名称】 日本電信電話株式会社

【代理人】

【識別番号】 100078499

【弁理士】

【氏名又は名称】 光石 俊郎

【電話番号】 03-3583-7058

【選任した代理人】

【識別番号】 100074480

【弁理士】

【氏名又は名称】 光石 忠敬

【電話番号】 03-3583-7058

【選任した代理人】

【識別番号】 100102945

【弁理士】

【氏名又は名称】 田中 康幸

【電話番号】 03-3583-7058

【手数料の表示】

【予納台帳番号】 020318

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体光変調器

【特許請求の範囲】

【請求項 1】 基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、

少なくとも一方の前記半絶縁型クラッド層における、前記半導体光導波層との接触面と対抗する面を含む一部又は全部が n 型クラッド層となっていることを特徴とする半導体光変調器。

【請求項 2】 基板上に順次、n 型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 3】 基板上に順次、n 型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 4】 基板上に順次、n 型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 5】 請求項 1 ないし 4 のいずれかに記載する半導体光変調器において、

導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であることを特徴とする半導体光変調器。

【請求項 6】 請求項 1 ないし 5 のいずれかに記載する半導体光変調器において、

前記基板の直上の n 型クラッド層または半絶縁型クラッド層と、前記基板に積層された最上層の n 型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする半導体光変調器。

【請求項 7】 請求項 6 に記載する半導体光変調器において、
前記電極は、コプレーナ導波線路構造を有することを特徴とする半導体光変調器。

【請求項 8】 請求項 1 ないし 7 のいずれかに記載する半導体光変調器を用いて構成することを特徴とする半導体位相変調器または半導体マッハツェンダ変調器。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、主として光通信システムや光情報処理システムにおいて用いられる半導体光変調器に関し、特に低電圧で動作すると共に導波損失の小さい半導体位相変調器又は半導体マッハツェンダ変調器として適用することができる。

【0002】

【従来の技術】

光変調器などの導波型光制御デバイスは、高速光通信システム、光情報処理システムにおけるキーエレメントのひとつである。光変調器としては、例えば LiNbO_3 (LN) 等の誘電体を用いた光変調器や、 InP や GaAs の半導体を用いた光変調器等が考えられる。これらの光変調器の中でも、レーザや光アンプ等の他の光素子や電子回路との集積化が可能で、小型化、低電圧化が容易な半導体光変調器への期待が高まっている。

【0003】

代表的な半導体光変調器としては、電界吸収型光変調器とマッハツェンダ型変調器が挙げられる。

【0004】

電界吸収型光変調器は、バルク半導体のフランツケルディッシュ効果 (Franz-Keldysh 効果) や多重量子井戸構造における量子閉じ込めシュタルク効果 (Quantum Confined Stark Effect: QCSE) のように電界を印加することにより吸収端が長波長側へシフトする効果を利用した光変調器である。

【0005】

また、マッハツェンダ型変調器は、バルク半導体の電気光学効果 (ポッケルス効果) や多重量子井戸構造における量子閉じ込めシュタルク効果のように電界を印加することにより屈折率が変化する効果を利用した光変調器である。

【0006】

電界吸収型光変調器は、消費電力が小さく、小型であり、LN変調器にみられるような直流電圧によるドリフトも生じないことから有望な光変調器と考えられている。しかし、電界吸収型光変調器では、変調時に波長チャープングが生じ、これによりファイバ伝送後の波形が劣化することが問題となっている。

【0007】

波長チャープングにより、変調後の光信号スペクトルは変調前に比べて広がることになる。この光信号を光ファイバで伝送すると、ファイバ媒質の分散の効果による波形劣化が起こり、伝送特性に好ましくない影響を及ぼす。この現象は伝送速度が速いほど、また伝送距離が長いほど顕著となる。

【0008】

一方、マッハツェンダ型変調器は、原理的に波長チャープングをなくすることができるため、超高速・長距離通信用変調器として期待されている。

【0009】

半導体のマッハツェンダ型変調器としては、例えば、pin構造を有した集中定数型の変調器が挙げられる（下記、非特許文献1参照。）。この変調器では、光はp型とn型の半導体層にはさまれた層厚 $0.4\mu\text{m}$ のノンドープ層領域を導波するため、電界による屈折率変調を高効率で受ける。この結果、位相変調部の長さを極めて短くすることができ、例えば、LN変調器における位相変調部の長さ $20\sim 30\text{mm}$ に対して、集中定数型の変調器では $600\mu\text{m}$ とすることができる。

【0010】

一方、集中定数型の変調器の問題点としては、p型半導体部分での光損失が、例えば全挿入損失 13dB と大きいこと、CR時定数による速度制限のため 10Gbit/s 以上の動作が困難であること等が挙げられる。

【0011】

図7は、進行波型電極構造のマッハツェンダ変調器の導波路の概略断面図であり、電界印加部分の断面構造を示してある。同図に示す構造を有するマッハツェンダ変調器は、ショットキー電極を用いた進行波電極型変調器であり、上述する

集中定数型の変調器の問題点を解決すべく現在盛んに研究されている変調器である（下記、非特許文献2参照。）。

【0012】

同図に示すように、当該電界印加部分は、SI（Semi-Insulate：半絶縁）-InPクラッド層71と、SI-InPクラッド層71上に積層された光導波層72と、リッジ状のSI-InPクラッド層73と、グランド電極74と、リッジ上面のショットキー電極75とから構成される。SI-InPクラッド層71、73は、i（ノンドープ）-InPにより形成されることもある。

【0013】

従来のpin構造を有した集中定数型変調器では、p型電極の導波損失とpin構造の容量成分による光と電界の速度不整合により、進行波電極構造を実現することが困難であった。

【0014】

これに対し、図7に示す構造を有するマッハツェンダ変調器では、ショットキー電極を用いることにより、進行波電極構造を実現している。また、この進行波電極型変調器では、半導体としてはSI層又はノンドープ層を用いているため、集中定数型の変調器で挙げたような欠点を解消することができる。

【0015】

しかしながら、図7に示す構造を有するマッハツェンダ変調器では、ショットキー電極75とグランド電極74との距離は加工上の問題から最小でも約 $9\mu\text{m}$ となり、電極間隔が比較的大きくなってしまふ。このため、光導波層72での電界密度（同図において、矢印で図示）が小さくなり、屈折率の変調効率が低下する。

【0016】

変調効率が小さいため、変調を行うためには位相変調部の長さを長くするか又は動作電圧を高くする必要がある。この結果、進行波電極型の変調器の問題点として、集中定数型ほどの小型化ができないこと（例えば、約 10mm ）や動作電圧が高くなること（例えば、 $V_{\pi}=28\text{V}$ ）が挙げられる。

【0 0 1 7】

【非特許文献 1】

C.Rolland et al., 10Gbit/s, 1.56 μ m multiquantum well InP/InGaAsP Mach-Zehnder optical modulator, Electron Lett., 1993年、第 2 9 巻、第 5 号、p. 471-472

【非特許文献 2】

R.Spickermann et al., GaAs/AlGaAs electro-optic modulator with bandwidth > 40GHz, Electron Lett., 1995年、第 3 1 巻、第 1 1 号、p.915-916

【0 0 1 8】

【発明が解決しようとする課題】

本発明は、上記状況に鑑みてなされたもので、低電圧化、小型化及び高速化を同時に実現した半導体マッハツェンダ変調器、半導体位相変調器等の半導体光変調器を提供することを目的とする。

【0 0 1 9】

【課題解決するための手段】

上記課題を解決する第 1 の発明は、基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、

少なくとも一方の前記半絶縁型クラッド層における、前記半導体光導波層との接触面と対抗する面を含む一部又は全部が n 型クラッド層となっていることを特徴とする半導体光変調器である。

【0 0 2 0】

半導体光導波層を挟む半絶縁型クラッド層の一方について、半導体光導波層との接触面に対抗する面を含んだ一部または半絶縁型クラッド層全部が n 型クラッド層となっている場合と、半導体光導波層を挟む半絶縁型クラッド層の両方について、半導体光導波層との接触面に対抗する面を含んだ一部または半絶縁型クラッド層全部が n 型クラッド層となっている場合（ただし、両方の半絶縁型クラッド層すべてが n 型クラッド層となることはない。）とが例として挙げられる。

【0 0 2 1】

すなわち、第1の例として、基板上に順次、n型クラッド層（以下n層という）、半絶縁型クラッド層（以下SI層という）、半導体光導波層（以下、光導波層という）、SI層、n層が積層される場合がある。第2の例として、基板上に順次、n層、SI層、光導波層、SI層が積層される場合がある。第3の例として、基板上に順次、SI層、光導波層、SI層、n層が積層される場合がある。第4の例として、基板上に順次、SI層、光導波層、n層が積層される場合がある。第5の例として、基板上に順次、n層、光導波層、SI層が積層される場合がある。第6の例として、基板上に順次、n層、光導波層、SI層、n層が積層される場合がある。第7の例として、基板上に順次、n層、SI層、光導波層、n層が積層される場合がある。

【0022】

上記課題を解決する第2の発明は、基板上に順次、n型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0023】

上記課題を解決する第3の発明は、基板上に順次、n型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0024】

上記課題を解決する第4の発明は、基板上に順次、n型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0025】

上記課題を解決する第5の発明は、第1ないし第4のいずれかの発明に係る半導体光変調器において、

導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であることを特徴とする半導体光変調器である。

【0026】

ハイメサ導波路構造とは、半導体光導波層の下方（基板側に向かう方向）の層

までエッチングすることにより形成される光導波路の構造である。リッジ導波路構造とは、半導体光導波層の上方（基板側から離れる方向）の層までエッチングすることにより形成される光導波路の構造である。

【0027】

上記課題を解決する第6の発明は、第1ないし第5のいずれかの発明に係る半導体光変調器において、

前記基板の直上のn型クラッド層または半絶縁型クラッド層と、前記基板に積層された最上層のn型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする半導体光変調器である。

【0028】

第1の発明で説明した、第1、第6又は第7の例では、基板の直上及び基板に積層された最上層にはn型クラッド層が存在するため、両電極はこれらのn型クラッド層に接続する。また、第2～第5の例では、一方がn型クラッド層であり、他方が半絶縁型クラッド層が存在するため、一方の電極はn型クラッド層に、他方の電極は半絶縁型クラッド層に接続する。

【0029】

n型クラッド層が導電性を有し電極と同様の役割をも果たすため、半導体光導波層に電界を発生させる実質的な電極間隔は、実際の電極－電極間隔よりも小さくすることができる。

【0030】

上記課題を解決する第7の発明は、第6の発明に係る半導体光変調器において、

前記電極は、コプレーナ導波線路構造を有することを特徴とする半導体光変調器である。

【0031】

上記課題を解決する第8の発明は、第1ないし第7のいずれかの発明に係る半導体光変調器を用いて構成することを特徴とする半導体位相変調器または半導体マッハツェンダ変調器である。

【0032】

従来の pin 構造の変調器では、電界による屈折率変調を高効率で利用することができ、p 型半導体の光吸収損失や p 型電極の導体損失、光と電界の速度不整合による進行波電極構造の困難性等の問題があった。

【0033】

本発明は、上記第 1 から第 7 の発明に係る構造とすることにより、電界による屈折率変調を高効率に作用させながら、進行波電極構造の採用が可能となる。

【0034】

【発明の実施の形態】

<第 1 の実施形態>

図 1 は、第 1 の実施形態に係る InP 系多重量子井戸マッハツェンダ変調器の導波路の概略断面図であり、導波路における電界印加部分の断面構造を示してある。

【0035】

本実施形態に係るマッハツェンダ変調器では、SI-InP 基板 11 上に n-InP クラッド層 12、光導波層 13、SI-InP クラッド層 14、n-InP クラッド層 15 を順次積層させ、光導波路構造をエッチングプロセスにより作製する。

【0036】

このエッチングプロセスの際に、光導波層 13 の下（本実施形態では、光導波層 13 の下層である n-InP クラッド層 12）までエッチングすることにより、ハイメサ導波路構造とした。

【0037】

なお、導波路構造としては、光導波層の上でエッチングを止めるリッジ導波路構造を採用することも可能である。図 2 は、リッジ導波路構造を適用した例を示した図であり、光導波層 23 の上層である SI-InP クラッド層 24 までエッチングすることにより形成した。

【0038】

また、n-InP クラッド層 15 の上面に電極 16 を、n-InP クラッド層 12 の上面にグランド電極 17 を設置した。ここで、両電極間に高周波信号を印

加するため、電極構造としては、2つのグランド電極17の間に電極16が挟まれた構造であるコプレーナ導波線路(CPW)構造を採用した。

【0039】

グランド電極は、光導波層の下層であるn-InPクラッド層に接続させる必要がある。このため、図2に示すリッジ導波路構造においては、SI-InPクラッド層24の表面からn-InPクラッド層22まで溝を形成しグランド電極27を設置することにより、グランド電極27とn-InPクラッド層22とを接続している。

【0040】

グランド電極27とn-InPクラッド層22とを接続する際には、グランド電極27と光導波層23とが接触するため、電圧印加時に電子が光導波層23に流れ込み、電気光学特性が劣化する可能性がある。しかしながら、光導波層23はノンドープ層(i-InP)であるため、グランド電極27とn-InPクラッド層22との接続部分(溝)をリッジ導波路部分から十分に離れた場所に形成することにより、当該問題を解消することができる。

【0041】

動作時には、電極16とグランド電極17との間に電圧を印加することにより、光導波層13に信号電界(図1において、矢印で図示)を発生させる。ここで、本実施形態では、n-InPクラッド層15とn-InPクラッド層12とが導電性を有し電極と同様の役割をも果たすため、光導波層13に電界を発生させる電極の間隔は、実質的にはn-InPクラッド層15とn-InPクラッド層12との間隔となる。

【0042】

このため、本実施形態では従来例(図7参照)と比較して実質的な電極間隔を小さくすることができ、光導波層13中の電界密度を増加させ、高効率の電気光学効果を得ることができる。

【0043】

次に、実質的な電極間隔を決定する、光導波路13とSI-InPクラッド層14との層厚、特に、SI-InPクラッド層14の層厚について説明する。

【0044】

電極16及びグランド電極17を介して、 n -InPクラッド層15と n -InPクラッド層12との間に印加可能な電圧値は、2つの n 型半導体層の間に挟まれたSI-InPクラッド層14の耐圧により決定される。図3は、SI-InPクラッド層の厚さと耐圧の関係図である。

【0045】

同図に示すように、SI-InPクラッド層14の層厚が $0.5\mu\text{m}$ では $\pm 2.5\text{V}$ 、層厚 $1.0\mu\text{m}$ では $\pm 7.0\text{V}$ 、層厚 $2.0\mu\text{m}$ では $\pm 25\text{V}$ の耐圧であることが分かる。

【0046】

ここで、本実施形態では、従来例に係るマッハツェンダ変調器（図7参照）と比較して実質的な電極間隔（ n -InPクラッド層15と n -InPクラッド層12との間隔）が小さいため、比較的低い印加電圧でも高密度の電界を発生させることが可能であり、高い効率で電気光学効果を利用することが可能となっている。

【0047】

高い効率で電気光学効果を利用することができる結果、SI-InPクラッド層14の層厚を小さくして n -InPクラッド層15と n -InPクラッド層12との間隔を更に小さくすることができる。

【0048】

従来例に係るマッハツェンダ変調器では、電極間隔が約 $9\mu\text{m}$ と大きく、またこれに伴い高電圧（ 28V 程度）を印加する必要があったが、本実施形態では、実質的な電極間隔を小さくし、電気光学効果の効率を向上させることができるため、駆動電圧の低電圧化、素子の小型化等を実現することが可能となる。

【0049】

また、光導波層13と電極16までの距離は、約 $1\mu\text{m}$ 以下となると電極16を構成する金属による信号光のロスが増大するため、この距離は $1\mu\text{m}$ 以上にすることが望ましい。

【0050】

光導波層 13 から電極 16 までの距離は、 n - InP クラッド層 15 と SI-InP クラッド層 14 の層厚で決定される。本実施形態では、電気光学効果の効率を向上させるために SI-InP クラッド層 14 の層厚を小さくした場合であっても、 n - InP クラッド層 15 の層厚を調整（大きく）することにより、光導波層 13 から電極 16 までの距離を $1\mu\text{m}$ 以上に維持することができる。このため、電極 16 による光損失を防止しながら、高い効率で電気光学効果を利用することができる位相変調部とすることが可能である。

【0051】

なお、本発明はこれに限られず、光導波層 13 と電極 16 との間を SI-InP クラッド層のみとしてもよい。また、光導波層 13 と電極 16 との間を n - InP クラッド層とすると共に n - InP クラッド層 12 の代わりに SI-InP クラッド層としてもよい。更に、光導波層 13 と電極 16 との間を n - InP クラッド層とすると共に n - InP クラッド層 12 の代わりに SI-InP クラッド層と n - InP クラッド層との積層構造（光導波層 13 の直下を SI-InP クラッド層とする）としてもよい。

【0052】

以上、図 1 に示すハイメサ導波路構造を有するマッハツェンダ変調器に基づいて、本実施形態の説明をしたが、図 2 に示すリッジ導波路構造を有するマッハツェンダ変調器であっても同様の効果を得ることができる。

【0053】

<第 2 の実施形態>

図 4 は、第 2 の実施形態に係る InP 系多重量子井戸マッハツェンダ変調器の導波路の概略断面図であり、導波路における電界印加部分の断面構造を示してある。

【0054】

本実施形態に係るマッハツェンダ変調器では、 SI-InP 基板 41 上に n - InP クラッド層 42、 SI-InP クラッド層 48、光導波層 43、 SI-InP クラッド層 44、 n - InP クラッド層 45 を順次積層させ、光導波路構造をエッチングプロセスにより作製する。

【0055】

本実施形態では、光導波層43とn-I n Pクラッド層42との間にS I - I n Pクラッド層48を設け、光導波層43をS I - I n Pクラッド層48、44により挟み込む積層構造とした点において第1の実施形態と異なる。

【0056】

このエッチングプロセスの際に、光導波層43の下（本実施形態では、n-I n Pクラッド層42）までエッチングすることにより、ハイメサ導波路構造とした。

【0057】

なお、導波路構造としては、光導波層の上でエッチングを止めるリッジ導波路構造を採用することも可能である。図5は、リッジ導波路構造を適用した例を示した図であり、光導波層53の上層であるS I - I n Pクラッド層54までエッチングすることにより形成した。

【0058】

また、n-I n Pクラッド層45の上面に電極46を、n-I n Pクラッド層42の上面にグランド電極47を設置した。ここで、両電極間に高周波信号を印加するため、電極構造としては、2つのグランド電極47の間に電極46が挟まれた構造であるコプレーナ導波線路（C P W）構造を採用した。

【0059】

グランド電極は、光導波層の下側にあるn-I n Pクラッド層に接続させる必要がある。このため、図5に示すリッジ導波路構造においては、S I - I n Pクラッド層54の表面からn-I n Pクラッド層52まで溝を形成しグランド電極57を設置することにより、グランド電極57とn-I n Pクラッド層52とを接続している。

【0060】

グランド電極57とn-I n Pクラッド層52とを接続する際に、グランド電極57と光導波層53とが接触する問題については、第1の実施形態で説明したとおりである。

【0061】

動作時には、電極 46 とグランド電極 47 との間に電圧を印加することにより、光導波層 43 に信号電界（図 4 において、矢印で図示）を発生させる。ここで、本実施形態においても、 n -InP クラッド層 45 と n -InP クラッド層 42 とが導電性を有し電極と同様の役割をも果たすため、実質的な電極間隔を小さくすることができ、高効率の電気光学効果を得ることができる。

【0062】

また、実質的な電極間隔（ n -InP クラッド層 45 と n -InP クラッド層 42 との間隔）が小さいため、比較的低い印加電圧でも高密度の電界を発生させることが可能であり、駆動電圧の低電圧化、素子の小型化等を実現することが可能となる。

【0063】

ただし、本実施形態では、第 1 の実施形態と比較して、実質的な電極間隔が SI -InP クラッド層 48 の分だけ大きいため、電気光学効果の効率面等からは第 1 の実施形態の方が優れている。しかしながら、第 2 の実施形態では、 SI -InP クラッド層 48 を設け、光導波層 43 を SI -InP クラッド層 44, 48 により挟み込む積層構造としたことにより、第 2 の実施形態に係るマッハツェンダ変調器は以下の優れた機能を有している。

【0064】

図 6 は、第 1 の実施形態に係るマッハツェンダ変調器の作動時における、半導体バンド構造の概念図である。同図に示す、右の「 n -InP」は n -InP クラッド層 12, 22（図 1 及び図 2 参照）を示し、「 i -InP」は光導波層 13, 23 を示し、「 SI -InP」は SI -InP クラッド層 14, 24 を示し、左の「 n -InP」は n -InP クラッド層 15, 25 を示す。

【0065】

また、同図において、(a) は電圧をかけていない状態、(b) は右の「 n -InP」をプラス、左の「 n -InP」をマイナスとして（電極 16, 26 をマイナス電極とする）電圧を印加した状態、(c) は右の「 n -InP」をマイナス、左の「 n -InP」をプラスとして（電極 16, 26 をプラス電極とする）電圧を印加した状態の半導体バンド構造を示す。

【0066】

同図 (b) に示すように、左の「 $n-I n P$ 」をマイナスとして電圧印加すると、光導波層である「 $i-I n P$ 」の左側に半絶縁層である「 $S I-I n P$ 」が存在するため、電子は「 $S I-I n P$ 」に遮られて「 $i-I n P$ 」に流れ込むことはない。

【0067】

一方、同図 (c) に示すように、右の「 $n-I n P$ 」をマイナスとして電圧印加すると、光導波層である「 $i-I n P$ 」の右側に「 $S I-I n P$ 」が存在しないため、電子は「 $i-I n P$ 」に流れ込む。この、光導波層への電子の流れ込みは、光導波層における電気光学効果の特性劣化の原因となる。

【0068】

すなわち、第1の実施形態に係るマッハツェンダ変調器は、同図 (c) に示す印加方向では電気光学効果を効率よく利用することができず、基本的に同図 (b) に示す印加方向において効率的に駆動する半導体素子となる。

【0069】

これに対し、第2の実施形態では、光導波層43を $S I-I n P$ クラッド層44、48により挟み込む積層構造としたことにより、電圧の印加方向が一方向に固定されず、利便性の高い半導体素子となる。

【0070】

なお、光導波層43と電極46までの距離については、第1の実施形態と同様であり、 $1\mu m$ 以上が望ましい。また、電気光学効果の効率を向上させるために $S I-I n P$ クラッド層44の層厚を小さくした場合であっても、 $n-I n P$ クラッド層45の層厚を調整（大きく）することにより、光導波層43から電極46までの距離を $1\mu m$ 以上に維持することができる。このため、電極46による光損失を防止しながら、高効率な電気光学効果を利用することができる位相変調部とすることが可能である。

【0071】

なお、本発明はこれに限られず、光導波層43と電極46との間を $S I-I n P$ クラッド層のみとしてもよい。また、これ逆に、 $n-I n P$ クラッド層42の

部分も S I - I n P クラッド層とし、光導波層 4 3 と S I - I n P 基板 4 1 との間を S I - I n P クラッド層のみとしてもよい。

【 0 0 7 2 】

以上、図 4 に示すハイメサ導波路構造を有するマッハツェンダ変調器に基づいて、本実施形態の説明をしたが、図 5 に示すリッジ導波路構造を有するマッハツェンダ変調器であっても同様の効果を得ることができる。

【 0 0 7 3 】

【発明の効果】

本発明に係る半導体光変調器では、当該半導体光変調器の光導波層の上下に存在する S I クラッド層の少なくとも一部を n 型ドープ層とした（ただし、上下の S I クラッド層すべてが n 型ドープ層となることはない。）。p 型ドープ層を用いていないため、p 型半導体の光吸収損失や導体損失が無く、低損失な光導波路と進行波電極構造を実現することができる。また光導波層の少なくとも一方に S I クラッド層を配設することによって、光導波層への電子の流れ込みを防止しつつ電圧印加が可能となっている。

【 0 0 7 4 】

本発明に係る半導体光変調器では、従来の進行波電極構造の半導体マッハツェンダ変調器と比べ、電極層間の距離を $5 \mu\text{m}$ 以下にすることが可能であるため光導波層における電界密度を大きくすることができる。このため、屈折率の変調効率が大きく、位相変調部を小型化することができるとともに、動作電圧を低くすることが可能である。

【 0 0 7 5 】

また、進行波電極構造を採用することによって、集中定数電極のように C R 時定数に制限されることなく $10 \text{ G b i t} / \text{s}$ 以上の高周波帯域でも動作が可能でありながら、変調効率が高いため素子の小型化、低電圧化が可能であるという効果がある。

【図面の簡単な説明】

【図 1】

第 1 の実施形態に係るマッハツェンダ変調器の電界印加部分の導波路（ハイメ

サ構造)の概略断面図である。

【図2】

第1の実施形態に係るマッハツェンダ変調器の電界印加部分の導波路(リッジ構造)の概略断面図である。

【図3】

SI半導体層の厚さと耐圧との関係図である。

【図4】

第2の実施形態に係るマッハツェンダ変調器の電界印加部分の導波路(ハイメサ構造)の概略断面図である。

【図5】

第2の実施形態に係るマッハツェンダ変調器の電界印加部分の導波路(リッジ構造)の概略断面図である。

【図6】

第1の実施形態に係るマッハツェンダ変調器における、無電界時(a)及び電圧印加時(b)の半導体バンド構造と電子の動きを示したモデル図である。

【図7】

従来の進行波型電極構造のマッハツェンダ変調器の電界印加部分の導波路の概略断面図である。

【符号の説明】

- 11, 21, 41, 51 SI-InP基板
- 12, 22, 42, 52 n-InPクラッド層
- 13, 23, 43, 53 光導波層
- 14, 24, 44, 54 SI-InPクラッド層
- 15, 25, 45, 55 n-InPクラッド層
- 16, 26, 46, 56 電極
- 17, 27, 47, 57 グランド電極
- 48, 58 SI-InPクラッド層
- 71 SI-InPクラッド層
- 72 光導波層

73 SI-InPクラッド層

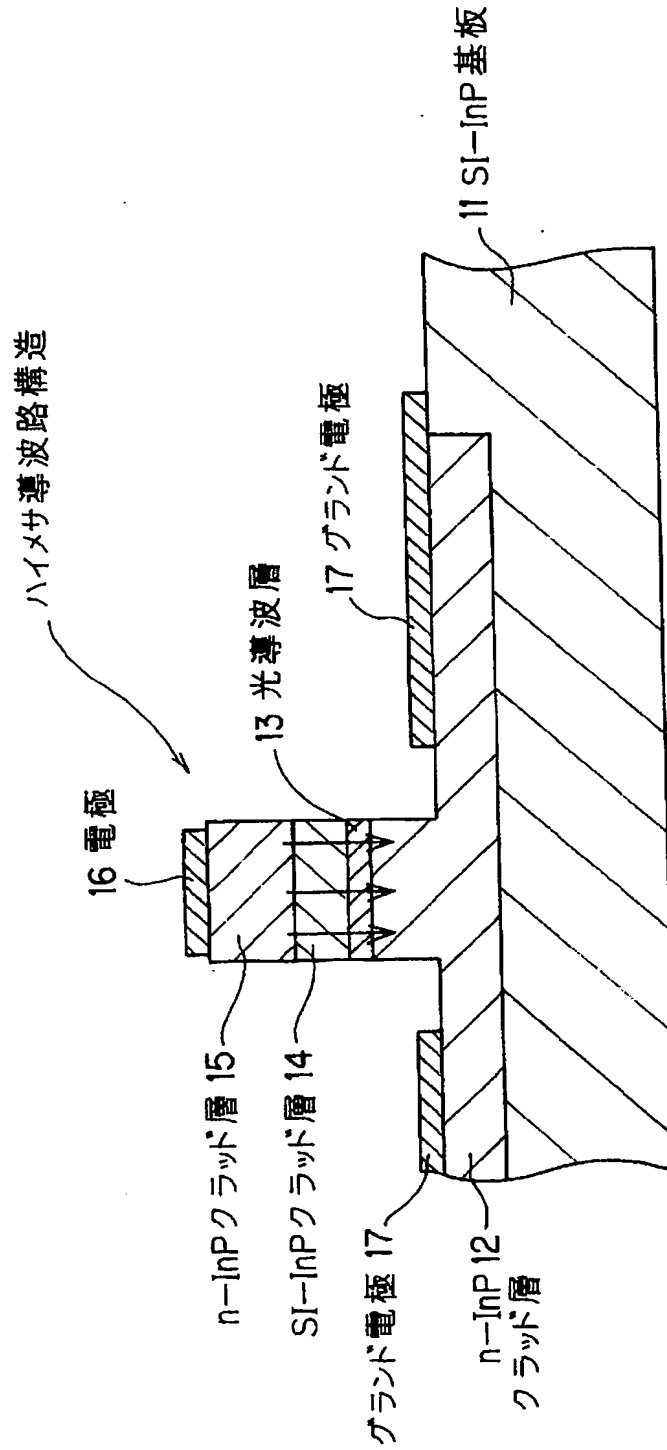
74 グランド電極

75 ショットキー電極

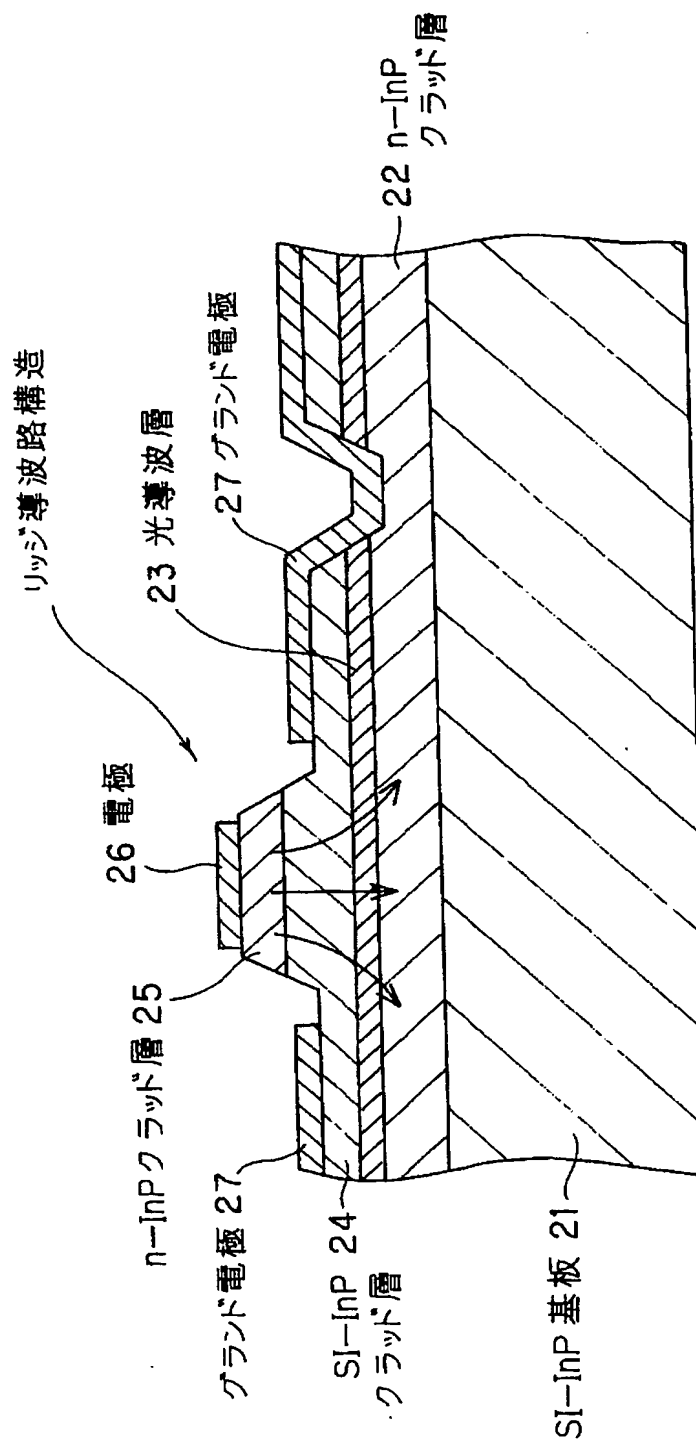
【書類名】

図面

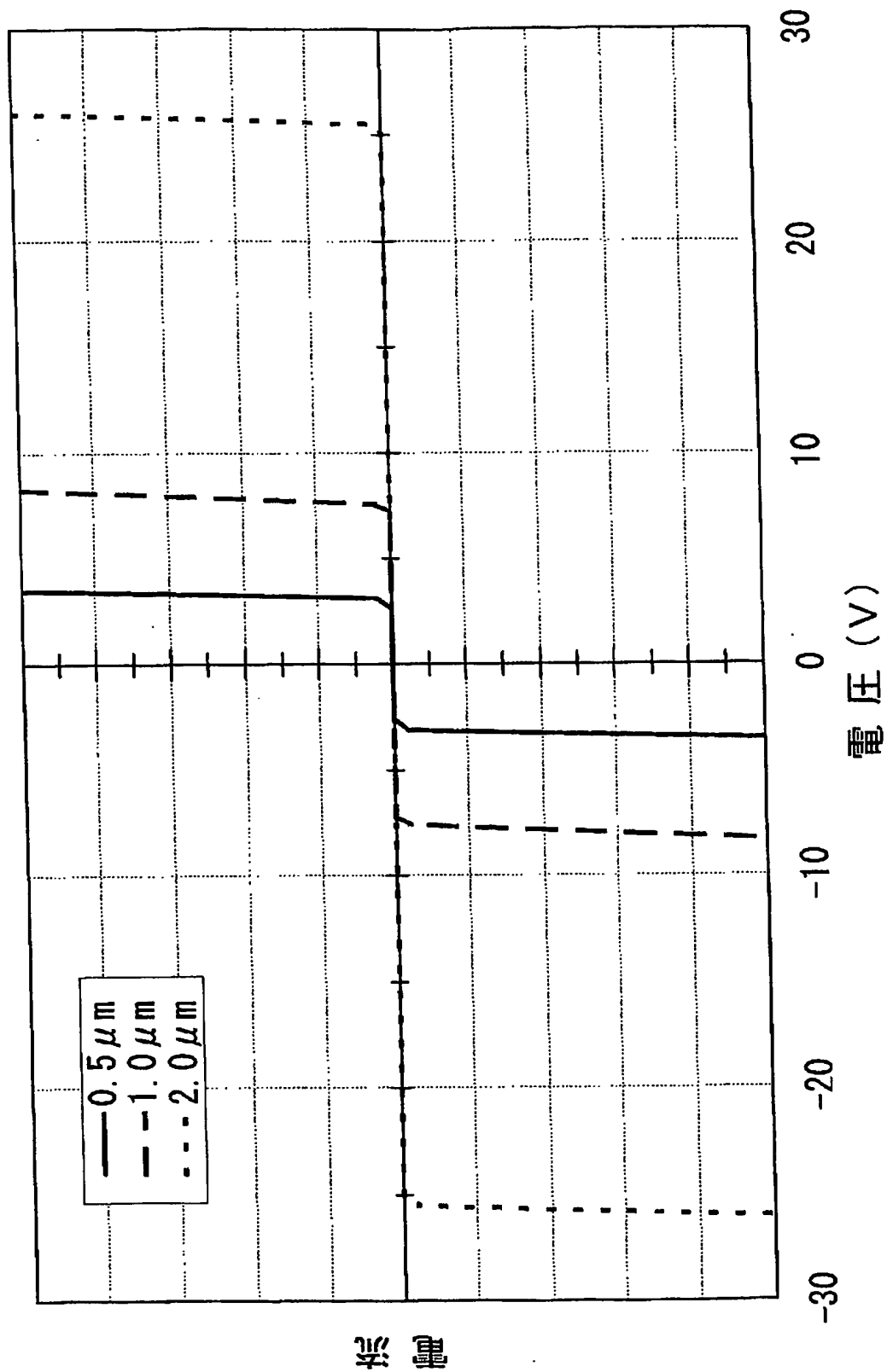
【図 1】



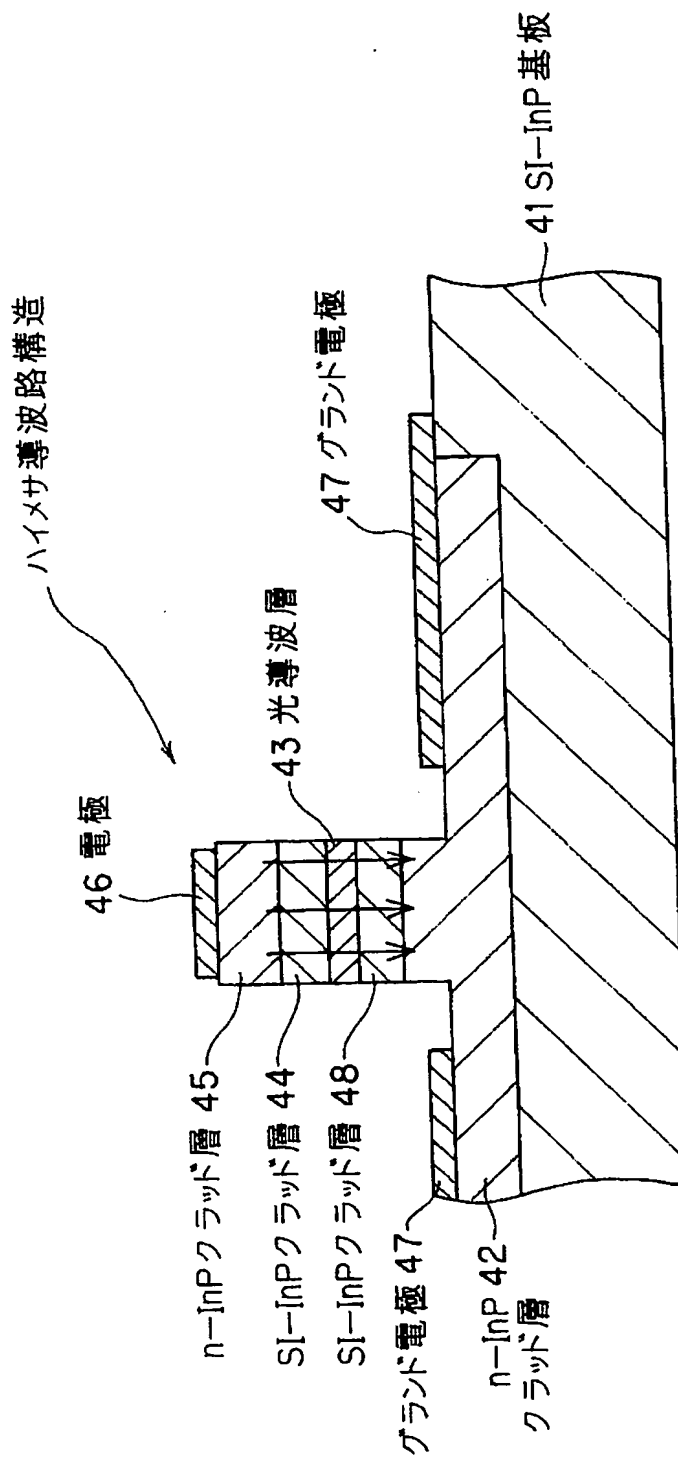
【図 2】



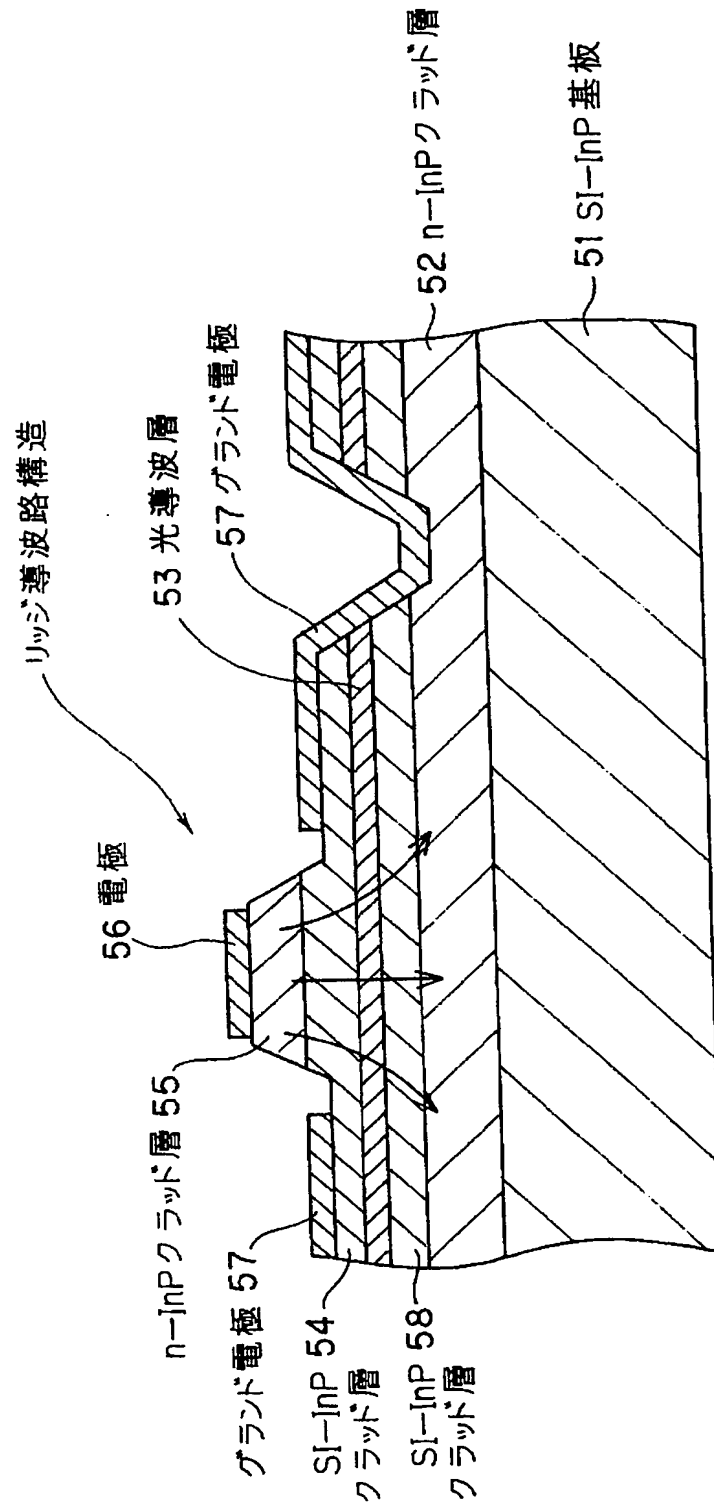
【図 3】



【図4】

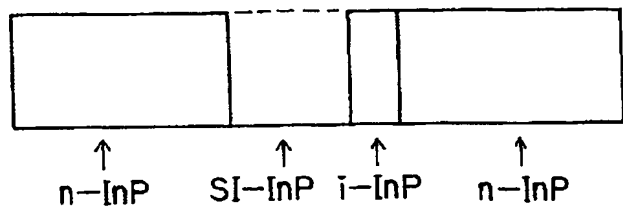


【図 5】

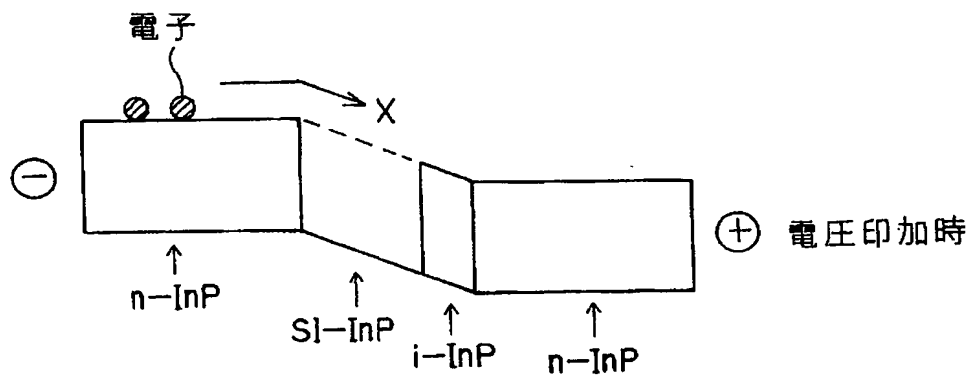


【図 6】

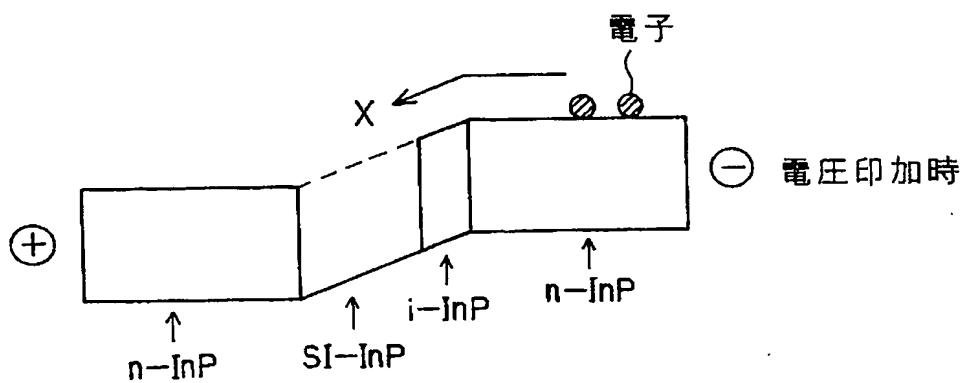
(a)



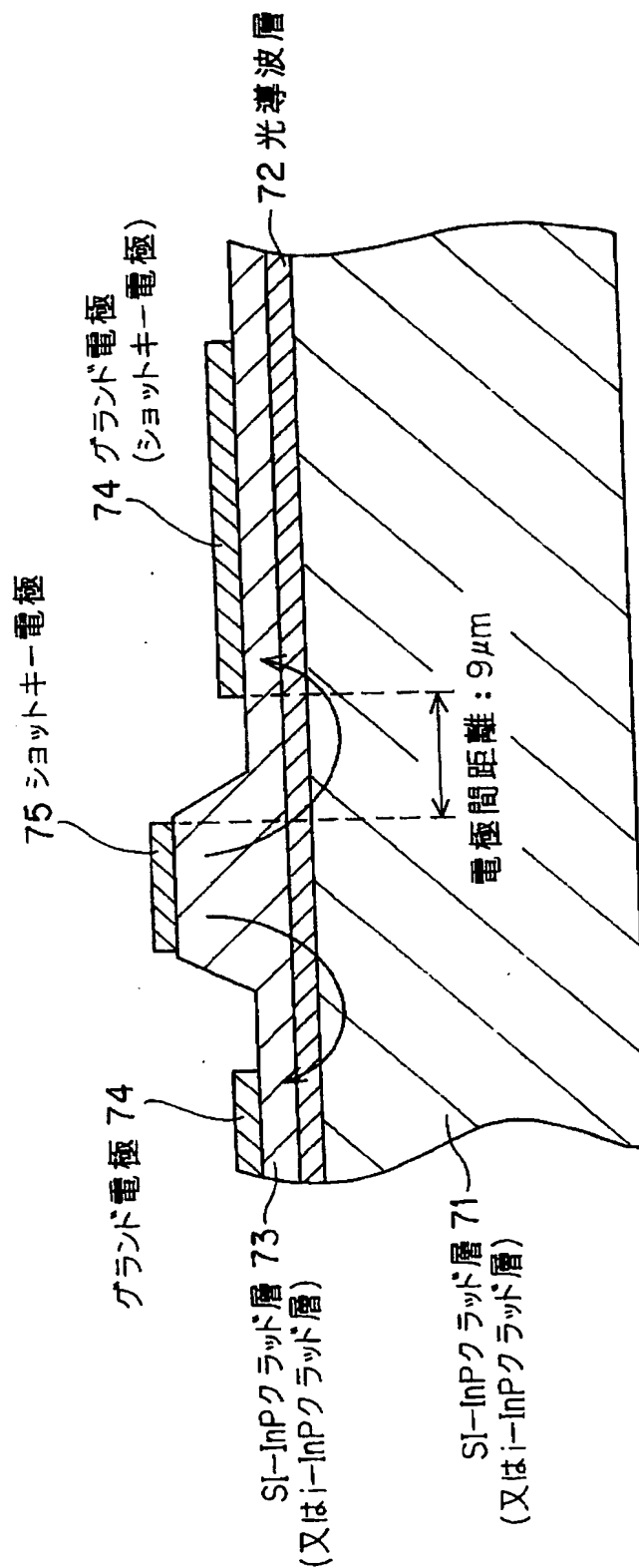
(b)



(c)



【図 7】



【書類名】 要約書

【要約】

【課題】 低電圧化、小型化、高速化を実現した半導体光変調器を提供する。

【解決手段】

SI-InP基板11上に順次、n-InPクラッド層12と、光導波層13と、SI-InPクラッド層14と、n-InPクラッド層15とが積層し、n-InPクラッド層15に接続された電極16と、n-InPクラッド層12に接続されたグランド電極17とから電圧を印加する。

【選択図】 図1

特願 2 0 0 3 - 0 6 4 9 0 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 2 6]

1. 変更年月日

1 9 9 9 年 7 月 1 5 日

[変更理由]

住所変更

住 所

東京都千代田区大手町二丁目 3 番 1 号

氏 名

日本電信電話株式会社